

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-213407

(43)Date of publication of application : 04.08.1992

(51)Int.Cl.

G02B 6/12

(21)Application number : 02-407145

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 10.12.1990

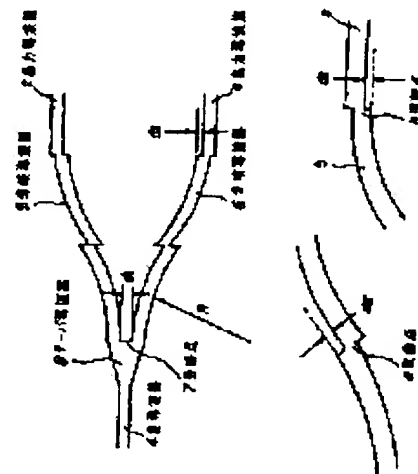
(72)Inventor : KITO TSUTOMU
KAWACHI MASAO
SUZUKI SENTA
TAKAHASHI HIROSHI

(54) BRANCHING/MULTIPLEXING OPTICAL WAVEGUIDE CIRCUIT

(57)Abstract:

PURPOSE: To obtain the branching/multiplexing optical waveguide which is low in loss and small in fluctuation in branching ratio by providing axial misalignments at the connecting point between the inflection point of the branching optical waveguides and an output waveguide and providing a spacing between the branching waveguides.

CONSTITUTION: The peak of the field distribution of the curved waveguides moves to an outer side as the radius of curvature decreases. Then, the axial misalignments d2, d1 are provided at the connecting point b between the inflection point a of the branching waveguides 5, 6 and the output waveguide C of the branching waveguides 5, 6 to match the peaks of the field distribution, by which the increase of the loss and the fluctuation in the branching ratio by the field distribution mismatching are suppressed. The loss is smaller than in the case of a zero spacing and, therefore, the loss is minimized if the spacing d1 is provided between the branching waveguides 5 and 6 at a branching point 7. For example, the spacing of about 1 μ m is provided. The waveguide/ demultiplexing optical waveguide is lowered in the loss by these means and the fluctuation in the branching ratio is decreased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2809517号

(45)発行日 平成10年(1998)10月8日

(24)登録日 平成10年(1998)7月31日

(51)Int.Cl.⁶

識別記号

F I

G 0 2 B 6/122

G 0 2 B 6/12

D

請求項の数3 (全 7 頁)

(21)出願番号 特願平2-407145

(22)出願日 平成2年(1990)12月10日

(65)公開番号 特開平4-213407

(43)公開日 平成4年(1992)8月4日

審査請求日 平成8年(1996)12月6日

(73)特許権者 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72)発明者 鬼頭 勤

東京都千代田区内幸町一丁目1番6号

日本電信電話株式会社内

(72)発明者 河内 正夫

東京都千代田区内幸町一丁目1番6号

日本電信電話株式会社内

(72)発明者 鈴木 扇太

東京都千代田区内幸町一丁目1番6号

日本電信電話株式会社内

(74)代理人 弁理士 光石 俊郎

審査官 岡田 吉美

最終頁に続く

(54)【発明の名称】 分岐合波光導波回路

1

(57)【特許請求の範囲】

【請求項1】 主導波路にテーパ導波路を接続すると共に該テーパ導波路の分岐点に、変曲点を有する複数の分岐光導波路を接続し、更に前記分岐光導波路にそれぞれ出力導波路を接続してなる分岐合波光導波回路において、前記分岐光導波路の変曲点及び前記出力導波路との接続点に軸ずれを設け、前記テーパ導波路の分岐点における前記分岐導波路の間に隙間を設けることを特徴とする分岐合波光導波回路。

【請求項2】 前記主導波路に接続する入力直線導波路にモード安定化領域を有することを特徴とする請求項1記載の分岐合波光導波回路。

【請求項3】 前記モード安定化領域としてくびれ部を設けたことを特徴とする請求項2記載の分岐合波光導波回路。

2

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、分岐合波光導波回路に関するものであり、導波路の製作性を容易にするとともに再現性に優れた低損失回路が期待できるものである。

【0002】

【従来の技術】 光集積回路において、光分岐回路、光合波回路は基本構成要素として必要不可欠なものである。このような分岐合波光導波回路としては、従来より2本以上の分岐光導波路を有するY分岐光導波路が知られている。特にY分岐導波回路は、方向性結合器に比較して波長依存性が低いことから、1×Nスプリッタ光回路等への応用が期待されている。

【0003】 従来のY分岐導波回路の構造を図15及び図16に示す。両図に示すY分岐導波回路は、主導波

3

路4、テーパ導波路8、分岐導波路5、6を順に接続してなる光導波路であり、テーパ導波路8と分岐導波路5、6の間には分岐点7が存在している。図17及び図18に示すように分岐導波路5、6は何れも変曲点aを有し、この変曲点aの前後において相互に逆方向に曲率半径Rで湾曲する曲線状導波路である。更に、分岐導波路5、6はそれぞれ出力導波路cと接続している。また、主導波路dの幅 W_d と分岐導波路5、6の幅 W_5 、 W_6 とは等しい。更に、分岐点7における分岐導波路5、6の間の幅(以下、なまり幅という)は常の理想的形状となっている。

【0004】このY分岐導波回路を製作するには、Si、 Ge 、 GaAs 、 InP 、 PbTe 、 BCl_3 等の窒化物を出発材料として、例えば、図19～図23に示すように、シリコン基板1にクラッド層2、コアガラス層3を順次堆積し、次いでエッチング加工によりコア部以外のコアガラス層3を取り除くことで伝搬する導波路として主導波路4、分岐導波路5、6及びテーパ導波路8を形成し、引き続き、クラッドガラス層2を堆積することにより行われる。

【0005】

【発明が解決しようとする課題】従来、Y分岐導波回路を低損失化するためには、第一に湾曲状に湾曲する分岐導波路5、6の曲率半径を大きくすること、第二に理想的に鋭峻な分岐点7とすること、つまり、なまり幅を零とすることが重要である。しかし、上記の二つの事項を達成する上で、以下に示す問題がある。

【0006】第一に、分岐導波路5、6の曲率半径を大きくする為には回路サイズを大きくする必要があるが、現実には、回路サイズは基板の大きさにより制約を受けるので、曲率半径の増大には限界があった。また、 $1 \times N$ 光スプリッタのように多段の分岐導波路によって構成された回路では、小さな曲率半径の導波路を使用するので、必然的に挿入損失が大きくなるという問題が生じる。

【0007】第二に、理想的な鋭峻な分岐点7を実現する上で、パターンニング及びエッチングの精度等の原因により、図24に示すように鋭峻な分岐点7とならず、分岐点7における分岐導波路5、6の幅 W_B が零とならないで作成された場合には、大きな分岐損失を生じることになる。

【0008】次に、Y分岐導波路の分岐比の不バランスにも問題がある。

【0009】第一に、従来構造においては分岐点7の形状が繊細なため、図25に示すように分岐点7が非対称な形状となった場合には、大きな分岐損失が生じると共に分岐比の不バランスを生じることになる。また、再現性についても良好ではない。

【0010】第二に、 $1 \times N$ 光スプリッタのように多段の分岐導波路で構成された回路では、前段の分岐導波路

4

を通過した光は、その出力導波路、即ち後段の入力導波路において界分布が揺らぐため、分岐比の不バランスを生じることになる。

【0011】第三に、 $1 \times N$ 光スプリッタに入出力ファイバを接続等し実装を行う場合、治具の工具精度、アラウンド装置の機械精度の原因によって、入力ファイバと前回路の入力直線導波路が軸ずれを生じる場合がある。この場合には、導波路において、基本モードの他に高次モード、放射モードが励起されてしまうので、この結果、分岐比の不バランスを生じてしまうことになる。

【0012】本発明は、上記従来技術に鑑みて成されたものであり、分岐損失、分岐比の不バランス及び再現性の問題を解消した低損失な分岐導波回路を提供することを目的とするものである。

【0013】

【課題を解決するための手段】斯かる目的を達成する本発明の構成は主導波路にテーパ導波路を接続すると共に該テーパ導波路の分岐点に、変曲点を有する複数の分岐光導波路を接続し、更に前記分岐光導波路にそれぞれ出力導波路を接続してなる分岐合波光導波回路において、前記分岐光導波路の変曲点及び前記出力導波路との接続点に軸ずれを設け、前記テーパ導波路の分岐点における前記分岐導波路の間に隙間を設けることを特徴とする。

【0014】更に、主導波路に接続する入力直線導波路にモード安定化領域としてビブル部を設けるようにすると、一層好適である。

【0015】

【実施例】図1～図3に本発明の第一の実施例を示す。この実施例は、本発明をY分岐光導波路に適用したものである。即ち、このY分岐光導波路は、主導波路4、テーパ導波路8、分岐導波路5、6を順に接続してなるものであり、テーパ導波路8と分岐導波路5、6の間には分岐点7が存在している。この分岐点7において、分岐導波路5、6の間には、隙間 d_1 が設けられている。分岐導波路5、6は何れも変曲点aを有し、この変曲点aの前後で相互に逆方向に湾曲する曲線状導波路である。分岐導波路5、6の変曲点aには軸ずれ d_2 が設けられるとともに、この分岐導波路5、6は出力導波路cと接続しており、その接続点bには軸ずれ d_3 が設けられている。

【0016】ここで、図4に示すように、直線導波路の界分布のピークは導波路の中心に存在するか、曲線導波路の界分布は、曲率半径が小さくなるにしたがって、界分布のピークは外側に移動する。この為、入力導波路と分岐導波路との接続点、分岐導波路の変曲点a、分岐導波路と出力導波路cとの接続点bにおいて、軸ずれなく接続すると、従来技術のように界分布のピークの位置が異なるため、界分布の整合による損失が発生する。更に、上記界分布の整合による振動のため、出力導波路cの界分布が左右に揺らぎ、分岐比の不バランス発生の原因

5

となる。尚、図5に示すように、曲線状導波路の接線方向 x に対して、直角方向外向向きを y 軸の正方向とする。

【0017】これに対して、本実施例では、分岐導波路5、6の屈曲点 a 、分岐導波路5、6と出力導波路 c との接続点 b において、軸ずれ d_2 、 d_3 を設けて界分布のびくりの位置を一致させた上で、界分布調整による損失の増に及び分岐比のバラツキを抑えることができる。図6は、分岐点7における分岐導波路5、6の間隔 d_1 と挿入損失との関係を示すものである。尚、図に示すように、挿入損失を最小とする隙間 d_1 の値は0ではなく、約1 μm であることが判る。従って、分岐点7における分岐導波路5、6の間に隙間を設けない従来の場合($d_1 = 0\mu\text{m}$)よりも、その間の隙間を d_1 を約1 μm とするほうが、挿入損失が低下することになる。但し、図6では、 $d_2 = d_3 = 0\mu\text{m}$ と仮定した。

【0018】図7は、分岐導波路5、6の屈曲点 a における軸ずれ d_2 と挿入損失との関係を示すものである。同図に示すように、挿入損失を最小とする隙間 d_2 の値は0ではなく、0.2～0.6 μm の間に存在することが判る。従って、軸ずれを与えない従来の構造と比較し、本発明による構造は挿入損失を低減することができる。但し、図7では、 $d_3 = 2d_2$ 、 $d_1 = 0 \sim 3\mu\text{m}$ と仮定した。図8は、分岐導波路の軸ずれ d_2 、 d_3 の有無と出力導波路 c での界分布の振動との関係を示すものである。横軸 x は、分岐導波路5、6と出力導波路 c の接続点 b からの距離、縦軸 x_0 は界分布が最大となる位置を示すものである。軸ずれ d_2 、 d_3 を設けた場合については図中に黒丸で示すように、白丸で示す軸ずれ d_2 、 d_3 を設けない場合に比較し、軸ずれの効果により、界分布の不整合が解消され、出力導波路 c の振動が抑えられる様子が判る。尚、入力ファイバと光回路の軸ずれによって導波路内に励振された基本モード以外の高次モード、放射モードは閉じ込め効果が弱いので、長い直線導波路、曲線導波路、くびれ等のモード安定化領域を設けることにより除去することができる。この結果、導波路の界分布の振動が抑えられ、分岐比のバラツキの無い良好な特性が得られる。

【0019】次に、本発明の第二の実施例について図9を参照して説明する。本実施例は、1 \times 8スプリッター光回路に本発明を適用したものである。即ち、この1 \times 8スプリッター光回路は、Y分岐導波路18～25を3段7個接続したものであり、更に、入力ポート9、出力ポート10～17が接続している。各Y分岐導波路18～24は、図10に示すように、セード導波路8と分岐導波路5、6の間がクラッドにより切り離された構造である。これは、分岐導波路5、6の狭い隙間に、クラッド材質を均一に導入するためである。このような構成を有する光回路は、次のような手順により作成される。まず、直径3インチ、厚さ700 μm のシリコン基

6

板に火炎堆積法によって多孔質ガラス膜を堆積し、その堆積順序は、まずクラッド層として組成が $\text{SiO}_2\text{-P}_2\text{O}_5\text{-B}_2\text{O}_3$ の多孔質ガラス膜を堆積し、次いでコア層として組成が $\text{SiO}_2\text{-GeO}_2\text{-P}_2\text{O}_5$ の多孔質ガラス膜を堆積した。多孔質ガラス膜を堆積した基板を温度1300度の H_2 と O_2 の混合雰囲気中で2時間熱処理した。次いで、反応性 SiO_2 エッチングにより分岐導波路パターンを形成した。更に、このコア層を覆うようクラッド層を形成する。この結果、図9に示す光導波路が形成され、1 \times 8スプリッター光回路の製作が完了する。但し、コアの寸法は8 $\mu\text{m} \times 8\mu\text{m}$ 、 $d_1 = 1\mu\text{m}$ 、 $d_2 = 0.4\mu\text{m}$ 、 $d_3 = 0.2\mu\text{m}$ とした。この結果、出力ポート10～17の挿入損失のバラツキは $\pm 0.2\text{ dB}$ 、Y分岐導波路1段当たりの分岐損失は0.1 dBと非常に低損失で、しかも、そのバラツキが小さかった。

【0020】図11は、本発明の第三の実施例を示すものである。本実施例は、モード安定化領域を備えた1 \times 2スプリッター光回路に関するものである。即ち、Y分岐導波路26の主導波路にはモード安定化領域として長い入力直線導波路(15 μm)26aが接続しており、このように長い入力直線導波路26aを設けることによって、閉じ込めが弱い基本モード以外のモードが減衰し、入力ファイバの位置ずれに対し分岐比のバラツキの小さな特性が得られた。尚、この回路のY分岐導波路は、第二の実施例と同様とした。

【0021】図12は、本発明の第四の実施例を示すものである。本実施例は、モード安定化領域としてS字状に湾曲する曲線導波路を備えた1 \times 2スプリッター光回路に関するものである。即ち、Y分岐導波路27の主導波路にはモード安定化領域としてS字状に湾曲する曲線導波路28aが接続しており、このように曲線導波路21を設けることによって、振動の原因となる高次モード、放射モードの光が曲線導波路28aによって除去され、入力ファイバの位置ずれに対する分岐比のバラツキが小さくなった。尚、この回路のY分岐導波路27は、第二の実施例と同様とした。

【0022】図13は、本発明の第五の実施例を示すものである。本実施例では、モード安定化領域として入力直線導波路にくびれ部を形成した1 \times 2スプリッター光回路に関するものである。即ち、Y分岐導波路29の主導波路には入力直線導波路30aが接続しており、この入力直線導波路30aには図14に示すように幅の狭くなったくびれ部31が設けられている。このように入力直線導波路30aにくびれ部31を形成することにより、振動の原因となる高次モード、放射モードの光はくびれ部31において除去され、入力ファイバの位置ずれに対する分岐比のバラツキが小さくなった。尚、この回路のY分岐導波路29は、第二の実施例と同様とした。

【0023】本実施例では、モード安定化領域として入力直線導波路30aにくびれ部31を設けたので、第四の

実施例のようにS字状に湾曲する曲線導波路28を設けた場合に比較して最適化した設計が可能である。即ち、曲線導波路の設計においては、長い波長にわたって基本モードの挿入損失を低くしつつ、高次モードの遮断波長領域で挿入損失を高くすることを両立するように最適化することは困難である。これに対して、くびれ部の導波路の設計では、長い波長にわたって基本モードの挿入損失を低くしつつ、高次モードの遮断波長領域で挿入損失を高くすることを両立することが可能である。

【0024】尚、上記第二、第三、第四、第五の実施例では、屈折率ガラス導波路について説明したが、本発明は、このようなものに限られるものではなく、半導体導波路等他の導波路に対しても適用できるものである。更に、TE:拡散LiNbO₃導波路、プロトン交換導波路、イオン交換導波路のような屈折率分布が分布関数の場合であっても、本発明は適用できるものである。

【0025】

【発明の効果】以上、実施例に基づいて具体的に説明したように、本発明は、分岐元導波路の変曲点及び出力導波路との接続点に軸ずれを設け、テーパ導波路の分岐点における分岐導波路の間に隙間を設けたので、曲線導波路における界分布のピークのずれを補填できる。この為、導波路の製作性が容易となると共に再現性に優れた低損失な分岐合波光導波回路を提供することができる。更に、入力導波路にモード安定化領域を設けると、振動の原因となる高次モード、放射モードを除去して分岐比のバラツキを小さくすることができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るY分岐導波路の構成図である。

【図2】図1に示すY分岐導波路における分岐導波路の変曲点近傍を拡大して示す説明図である。

【図3】図1に示すY分岐導波路における分岐導波路と出力導波路との接続点近傍を拡大して示す説明図である。

【図4】直線導波路、曲線導波路における界分布を示すグラフである。

【図5】界分布における座標を示す説明図である。

【図6】テーパ導波路の分岐点における分岐導波路5、6の隙間d₁と挿入損失との関係を示すグラフである。

【図7】分岐導波路の変曲点における軸ずれd₂と挿入損失との関係を示すグラフである。

【図8】軸ずれの有無による界分布の振動を示すグラフである。

【図9】本発明の第二の実施例に係る1×8スプリッタ光回路の平面図である。

【図10】図9における1×8スプリッタ元回路のY分岐導波路を拡大して示す説明図である。

【図11】本発明の第三の実施例を示す説明図である。

【図12】本発明の第四の実施例を示す説明図である。

【図13】本発明の第五の実施例を示す説明図である。

【図14】図5に示すくびれ部を拡大して示す説明図である。

【図15】従来のY分岐導波路の構成を示す説明図である。

【図16】図15中直線A-Bで切断した断面図である。

【図17】図15のY分岐導波路における分岐導波路の変曲点近傍を拡大して示す説明図である。

【図18】図15のY分岐導波路における分岐導波路と出力導波路との接続点近傍を拡大して示す説明図である。

【図19】従来のY分岐導波路の製作工程を示す説明図である。

【図20】従来のY分岐導波路の製作工程を示す説明図である。

【図21】従来のY分岐導波路の製作工程を示す説明図である。

【図22】従来のY分岐導波路の製作工程を示す説明図である。

【図23】従来のY分岐導波路の製作工程を示す説明図である。

【図24】Y分岐導波路の分岐点における分岐導波路の間に隙間が形成された様子を示す説明図である。

【図25】Y分岐導波路の分岐点が非対称的に形成された様子を示す説明図である。

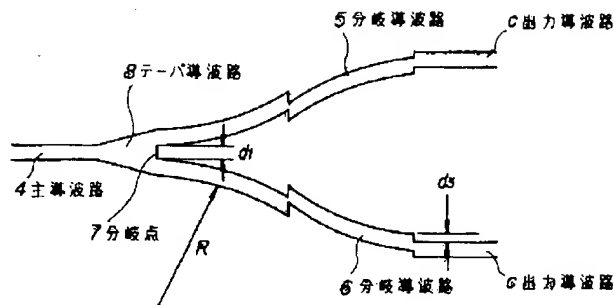
【符号の説明】

- 1 基板
- 2 クラッド
- 3 コア
- 4 主導波路
- 5 分岐導波路
- 6 分岐導波路
- 7 分岐点
- 8 テーパ導波路
- 9 入力ポート
- 10 出力ポート
- 11 出力ポート
- 12 出力ポート
- 13 出力ポート
- 14 出力ポート
- 15 出力ポート
- 16 出力ポート
- 17 出力ポート
- 18 Y分岐導波路
- 19 Y分岐導波路
- 20 Y分岐導波路
- 21 Y分岐導波路
- 22 Y分岐導波路
- 23 Y分岐導波路

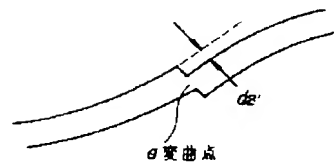
- 24 Y分岐導波路
25 Y分岐導波路
26 入力直線導波路
27 Y分岐導波路

- 28 入力直線導波路
29 Y分岐導波路
30 入力直線導波路
31 くびれ部

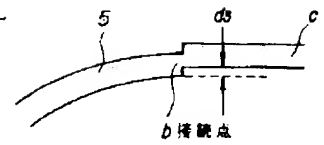
【図1】



【図2】

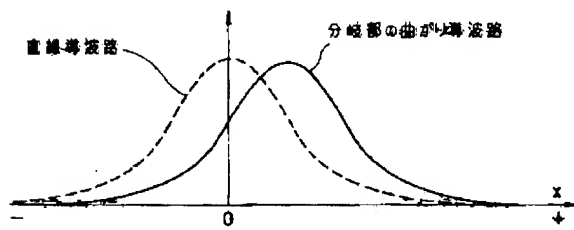


【図3】

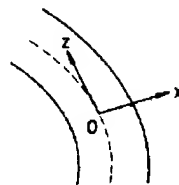


【図10】

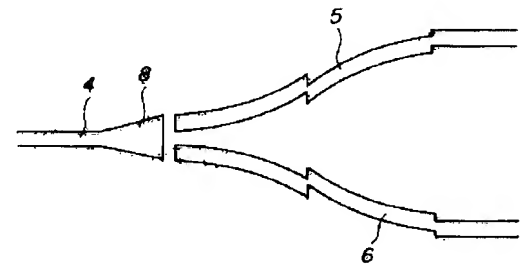
【図4】



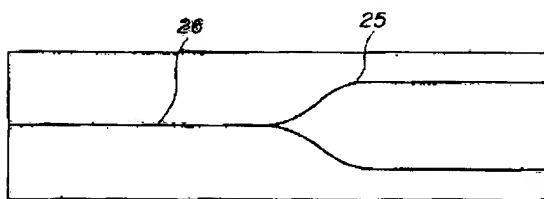
【図5】



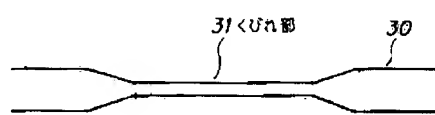
【図19】



【図11】

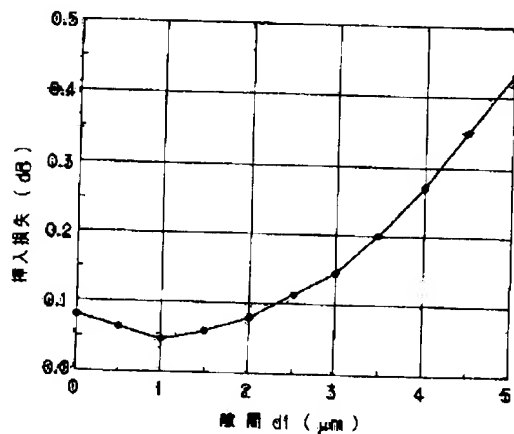


【図14】

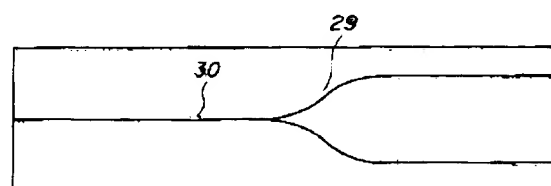
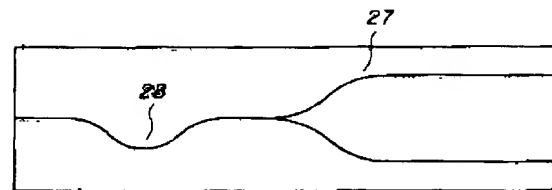


【図12】

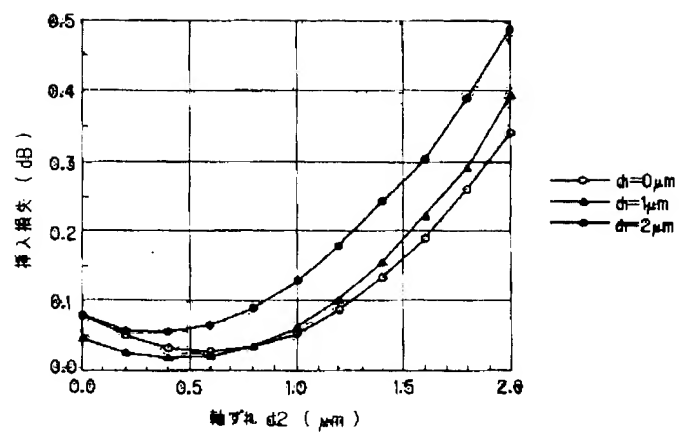
【図6】



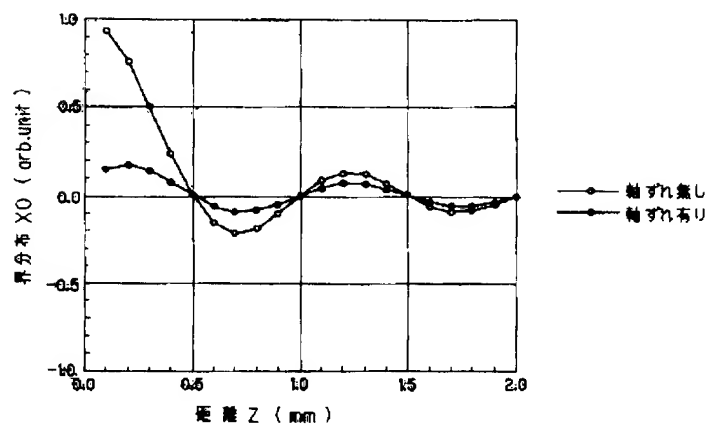
【図13】



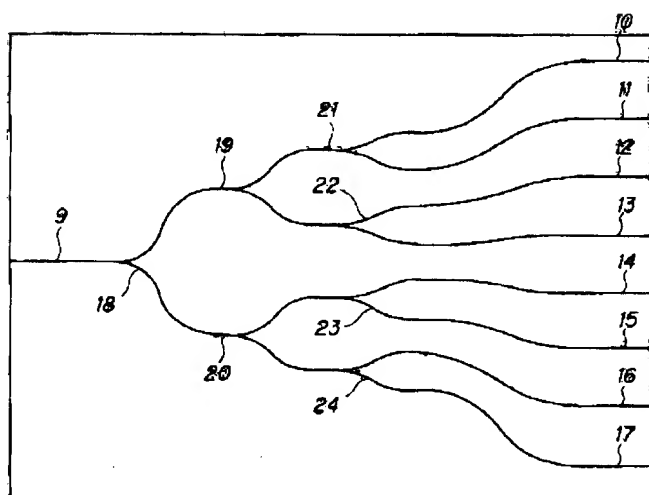
【図7】



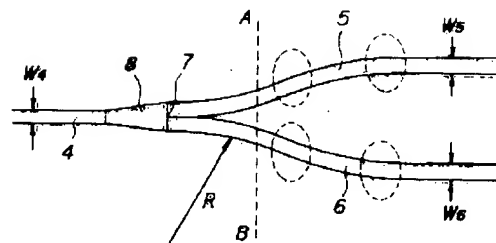
【図8】



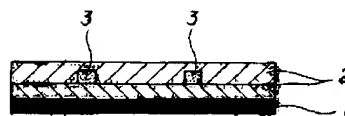
【図9】



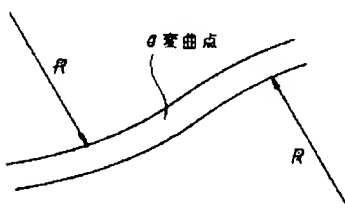
【図15】



【図16】



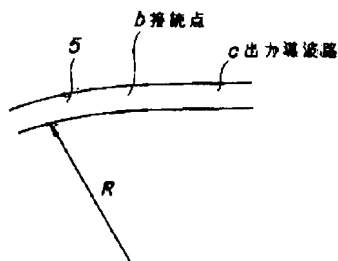
【図17】



【図20】



【図18】



【図21】



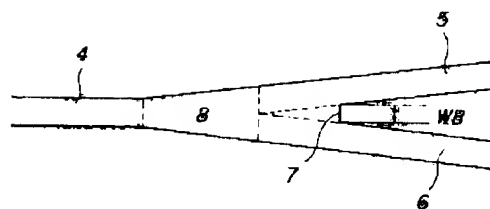
【図23】



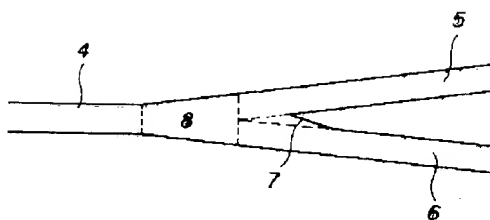
【図22】



【図24】



【図25】



フロントページの続き

(72) 発明者 高橋 浩
東京都千代田区内幸町一丁目1番6号
日本電信電話株式会社内

(58) 調査した分野(Int.Cl.⁶, DB名)
G02B 6/12